

RECEIVED

DEC 28 2000

日本国特許庁 2600

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日

Date of Application:

2000年 9月21日

出願番号

Application Number:

特願2000-287486

出願人

Applicant(s):

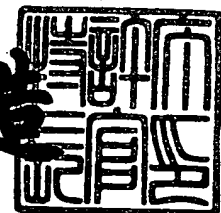
富士フイルムマイクロデバイス株式会社
富士写真フイルム株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年10月27日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3087795

【書類名】 特許願

【整理番号】 DL2654

【提出日】 平成12年 9月21日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/14

【発明の名称】 電荷転送装置、それを用いた固体撮像装置及びその制御方法

【請求項の数】 11

【発明者】

【住所又は居所】 宮城県黒川郡大和町松坂平 1 丁目 6 番地 富士フイルム
マイクロデバイス株式会社内

【氏名】 山田 哲生

【特許出願人】

【識別番号】 391051588

【氏名又は名称】 富士フイルムマイクロデバイス株式会社

【代表者】 柏木 朗

【特許出願人】

【識別番号】 000005201

【氏名又は名称】 富士写真フイルム株式会社

【代表者】 古森 重▲隆▼

【代理人】

【識別番号】 100091340

【弁理士】

【氏名又は名称】 高橋 敬四郎

【電話番号】 03-3832-8095

【選任した代理人】

【識別番号】 100105887

【弁理士】

【氏名又は名称】 来山 幹雄

【電話番号】 03-3832-8095

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第287338号

【出願日】 平成11年10月 7日

【手数料の表示】

【予納台帳番号】 009852

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9502507

【包括委任状番号】 9804706

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電荷転送装置、それを用いた固体撮像装置及びその制御方法

【特許請求の範囲】

【請求項 1】

半導体基板と、

該半導体基板中に形成された第 1 導電型半導体層からなる電荷転送路と、

該電荷転送路上に近接して形成された複数の電荷転送電極と、

該電荷転送電極に対して前記電荷転送路中の電荷を n (n は 2 以上の整数) 相駆動する第 1 のパルス信号列を印加できるとともに、前記電荷転送電極に対して前記電荷転送路中の電荷を $n + 1$ 相以上で駆動する第 2 のパルス信号列を印加できる第 1 のパルス信号発生回路とを含む電荷転送装置。

【請求項 2】

半導体基板と、

該半導体基板中に形成された第 1 導電型半導体層からなる電荷転送路と、

該電荷転送路上に近接して形成された複数の電荷転送電極と、

該電荷転送電極に対して前記電荷転送路中の電荷を n (n は 2 以上の整数) 相駆動する第 1 のパルス信号列を印加できるとともに、前記電荷転送電極に対して前記電荷転送路中の電荷を $n \times m$ (m は 2 以上の整数) 相以上で駆動する第 3 のパルス信号列を印加できる第 2 のパルス信号発生回路とを含む電荷転送装置。

【請求項 3】

半導体基板と、

該半導体基板中に形成された第 1 導電型半導体層からなり、ポテンシャルの高い第 1 のバリア層とポテンシャルの低い第 1 のウェル層とが隣接して交互に配置された電荷転送路と、

該電荷転送路上の前記第 1 のバリア層と前記第 1 のウェル層との上に近接して交互に形成された複数の第 1 の電荷転送電極および第 2 の電荷転送電極と、

前記第 1 の電荷転送電極とそれと隣接する前記第 2 の電荷転送電極とを相互に

1 つずつ接続して形成される複数の電荷転送電極対と、

前記電荷転送路中の電荷を 2 相駆動する 2 相の第 4 のパルス信号列を隣接する 2 つの前記電荷転送電極対に対して印加できるとともに、前記電荷転送電極対に対して前記電荷転送路中の電荷を $2k$ (k は 2 以上の整数) 相以上で駆動する第 5 のパルス信号列を印加できる第 3 のパルス信号発生回路とを含む電荷転送装置。

【請求項 4】

さらに、前記電荷転送電極の最終段に隣接して形成され、前記電荷転送路内を転送された電荷を一時的に蓄積する電荷蓄積部と、

該電荷蓄積部に蓄積された電荷量を検出する電荷検出部とを含む請求項 1 から 3 までのいずれか 1 項に記載の電荷転送装置。

【請求項 5】

前記電荷蓄積部は、

前記電荷転送路上において隣接して形成された第 2 のバリア層及び第 2 のウェル層と、

前記第 2 のバリア層と前記第 2 のウェル層との上に形成された第 3 の電荷転送電極および第 4 の電荷転送電極と、

前記第 3 の電荷転送電極及び前記第 4 の電荷転送電極と接続され、蓄積電荷放出用パルスが発生する蓄積電荷放出用パルス発生回路とを含む請求項 4 記載の電荷転送装置。

【請求項 6】

前記第 1 のウェル層の電気容量よりも大きい電気容量を有する第 2 のウェル層と、

該第 2 のウェル層に隣接して設けられ、前記水平電荷転送路から転送された電荷の量を検出するフローティングディフュージョン領域とを含む請求項 3 記載の電荷転送装置。

【請求項 7】

半導体基板と、

該半導体基板中に形成された第 1 導電型半導体層からなり電荷を蓄積する第 1

のウェル層とバリア層とが交互に配置される電荷転送路と、

該電荷転送路上において隣接して形成された複数の電荷転送電極と、

該電荷転送電極に対して前記電荷転送路中の電荷を n (n は 2 以上の整数) 相駆動する第 1 のパルス信号列を印加できるとともに、前記電荷転送電極に対して前記電荷転送路中の電荷を $n \times m$ (m は 2 以上の整数) 相以上で駆動する第 3 のパルス信号列を印加する第 2 のパルス信号発生回路と、

前記電荷転送電極の最終段に隣接して形成され前記電荷転送路内を転送された電荷を一時的に蓄積する電荷蓄積部と、

該電荷蓄積部に蓄積された電荷量を検出する電荷検出部と
を含み、

前記電荷蓄積部は、

前記電荷転送路に隣接して形成された第 2 のバリア層及び第 2 のウェル層と、

前記第 2 のバリア層と前記第 2 のウェル層との上に形成された第 3 の電荷転送電極および第 4 の電荷転送電極と、

前記第 3 の電荷転送電極及び前記第 4 の電荷転送電極と接続され、蓄積電荷放出用パルスが発生する蓄積電荷放出用パルス発生回路と
を含み、

前記第 2 のウェル層の電気容量が前記第 1 のウェル層の電気容量の ($n \times m - 3$) 倍以上である
電荷転送装置。

【請求項 8】

前記水平電荷転送路として請求項 1 から請求項 7 までのいずれかに記載の電荷転送装置が用いられる
固体撮像装置。

【請求項 9】

半導体基板と、該半導体基板上に行方向及び列方向に整列して形成された複数の光電変換素子と、列方向に整列して配置された複数の前記光電変換素子列の各々に近接して配置され垂直方向に延びる複数の垂直電荷転送路と、前記光電変換素子の各々と前記垂直電荷転送路との間に形成され、前記光電変換素子に蓄積さ

れた電荷を前記垂直電荷転送路内に転送する読み出しゲートと、前記複数の垂直電荷転送路の一端に形成され、水平方向に電荷を転送する水平電荷転送路と、該水平電荷転送路により転送された電荷を増幅して外部に出力する出力アンプとを備え、前記水平電荷転送路は、前記半導体基板中に形成される第 1 導電型半導体層からなり、ポテンシャルの高い第 1 のバリア層とポテンシャルの低い第 1 のウェル層とが隣接して交互に配置された電荷転送路と、該電荷転送路上において前記第 1 のバリア層と前記第 1 のウェル層との上に隣接して交互に形成される複数の第 1 の電荷転送電極および第 2 の電荷転送電極と、前記第 1 の電荷転送電極とそれと隣接する前記第 2 の電荷転送電極とを相互に 1 つずつ接続して形成された複数の電荷転送電極対と、前記電荷転送路中の電荷を 2 相駆動する 2 相の第 4 のパルス信号列を隣接する 2 つの前記電荷転送電極対に対して印加できるとともに、前記電荷転送路中の電荷を $2k$ (k は 2 以上の整数) 相以上で駆動する第 5 のパルス信号列を前記電荷転送電極に対して印加する第 3 のパルス信号発生回路とを含む電荷転送装置の読み出し方法であって、

前記光電変換素子に蓄積された全ての光電変換素子に蓄積された電荷を読み出す際には、前記水平電荷転送路中の電荷を 2 相駆動方式で転送し、水平方向に隣接する k 列の光電変換素子のうち 1 列を選択的に読み出す水平 $1/k$ 間引きを行い、前記水平電荷転送路中の電荷を $2k$ 相駆動方式で転送する固体撮像装置の制御方法。

【請求項 10】

半導体基板と、該半導体基板上に行方向及び列方向に整列して形成された複数の光電変換素子と、列方向に整列して配置された複数の前記光電変換素子列の各々に近接して配置され、垂直方向に延びる複数の垂直電荷転送路と、前記光電変換素子と前記垂直電荷転送路との間に形成され、前記光電変換素子に蓄積された電荷を前記垂直電荷転送路内に転送する読み出しゲートと、前記複数の垂直電荷転送路の一端に形成され、水平方向に電荷を転送する水平電荷転送路と、該水平電荷転送路により転送された電荷を増幅して外部に出力する出力アンプとを備え、前記水平電荷転送路は、前記半導体基板中に形成される第 1 導電型半導体層からなり、ポテンシャルの高い第 1 のバリア層とポテンシャルの低い第 1 のウェル

層とが隣接して交互に配置された電荷転送路と、該電荷転送路上において前記第 1 のバリア層と前記第 1 のウェル層との上に隣接して交互に形成される複数の第 1 の電荷転送電極および第 2 の電荷転送電極と、前記第 1 の電荷転送電極とそれと隣接する前記第 2 の電荷転送電極とを相互に 1 つずつ接続して形成された複数の電荷転送電極対と、前記電荷転送路中の電荷を 2 相駆動する隣接する 2 相の第 4 のパルス信号列を 2 つの前記電荷転送電極対に対して印加できるとともに、前記電荷転送路中の電荷を $2k$ (k は 2 以上の整数) 相以上で駆動する第 5 のパルス信号列を前記電荷転送電極に対して印加する第 3 のパルス信号発生回路とを含む電荷転送装置の読み出し方法であって、

前記光電変換素子に蓄積された全ての光電変換素子に蓄積された電荷を読み出す際には、前記水平電荷転送路中の電荷を 2 相駆動方式で転送し、水平 j 列の光電変換素子の電荷信号を前記水平電荷転送路内において転送する際に加算して読み出す際に、前記水平電荷転送路を $2k$ 相駆動する固体撮像装置の制御方法。

【請求項 11】

半導体基板と、該半導体基板上に行方向及び列方向に整列して形成された複数の光電変換素子と、列方向に整列して配置された複数の前記光電変換素子列の各々に近接して配置され、垂直方向に延びる複数の垂直電荷転送路と、前記光電変換素子と前記垂直電荷転送路との間に形成され、前記光電変換素子に蓄積された電荷を前記垂直電荷転送路内に転送する読み出しゲートと、前記複数の垂直電荷転送路の一端に形成され、複数の第 1 のウェル層に電荷を蓄積し、その電荷を水平方向に電荷を転送する水平電荷転送路と、該水平電荷転送路により転送された電荷を増幅して外部に出力する出力アンプとを備え、前記水平電荷転送路は、前記半導体基板中に形成される第 1 導電型半導体層からなり、前記水平電荷転送路上において隣接して形成された複数の電荷転送電極と、該電荷転送電極に対して前記電荷転送路中の電荷を n (n は 2 以上の整数) 相駆動する第 1 のパルス信号列を印加するとともに、前記電荷転送電極に対して前記電荷転送路中の電荷を $n \times m$ (m は 2 以上の整数) 相以上で駆動する第 3 のパルス信号列を印加する第 2 のパルス信号発生回路とを含み、さらに前記電荷転送電極の最終段に隣接して、

前記電荷転送路内を転送された電荷を一時的に蓄積する電荷蓄積部と、該電荷蓄積部に蓄積された電荷量を検出する電荷検出部とが形成され、前記電荷蓄積部は、前記電荷転送路上において隣接して形成された第2のバリア層及び第2のウェル層と、前記第2のバリア層と前記第2のウェル層との上に形成された第3の電荷転送電極および第4の電荷転送電極と、前記第3の電荷転送電極及び前記第4の電荷転送電極と接続され、蓄積電荷放出用パルスが発生する蓄積電荷放出用パルス発生回路とを含み、前記第2のウェル層の電気容量が前記第1のウェル層の電気容量の $(n \times m - 3)$ 倍以上である固体撮像装置の読み出し方法であって、

前記電荷蓄積部に前記第1のウェル層の電気容量の $(n \times m - 3)$ 倍以上の所定の電荷が蓄積された際に、前記電荷蓄積部から電荷検出部に電荷を転送する電荷転送装置の制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は電荷転送装置、それを用いた固体撮像装置及びその制御方法に関する。

【0002】

【従来の技術】

図15に一般的な電荷転送装置の例を示す。図15(A)は平面図を、図15(B)は模式的な断面図を示す。

【0003】

図15(B)に示すように、電荷転送装置Xは、p型またはi型の表面層を有する半導体基板101と、その表面付近に形成されたn形半導体層105と、その上に絶縁膜115を介して形成された多結晶シリコンからなる電荷転送電極121と、電荷転送電極にパルス電圧を印加するパルス信号発生回路125を有している。

【0004】

電荷転送電極121は、第一層目のポリシリコン(1ポリ)により形成される第1の電荷転送電極121-1、121-3、121-5、・・・と、第二層目

のポリシリコン（2ポリ）により形成される第2の電荷転送電極121-2、121-4、121-6、・・・とが水平方向に交互に並んで配置されている。

【0005】

n形半導体層105のうち第一層目のポリシリコン（1ポリ）により形成される第1の電荷転送電極121-1、121-3、121-5、・・・の下領域は、n形不純物の濃度が低く、ポテンシャルバリア（B）を形成する。第二層目のポリシリコン（2ポリ）により形成される第2の電荷転送電極121-2、121-4、121-6、・・・の下領域は、n形不純物の濃度が高く、ポテンシャルウェル（W）を形成する。

【0006】

水平方向に隣接する第1及び第2の2つの電荷転送電極121、例えば第1の電荷転送電極121-1と第2の電荷転送電極121-2、或いは第1の電荷転送電極121-3と第2の電荷転送電極121-4とは、共通に配線されている。共通に配線された2つの電荷転送電極121-1と121-2とに、パルス信号発生回路125から信号波形 $\phi 2$ が印加される。共通に配線された2つの電荷転送電極121-3と121-4とに、パルス信号発生回路125から信号波形 $\phi 1$ が印加される。

【0007】

同様に、水平方向に隣接し、交互に並ぶ2つの電荷転送電極に、パルス信号発生回路125から、 $\phi 2$ 、 $\phi 1$ 、 $\phi 2$ 、 $\phi 1$ のように交互に異なる信号波形が印加される。

【0008】

図16に、パルス信号発生回路125（図15（B））から発生するパルス信号波形を示す。

$\phi 1$ は、LowとHighの電圧波形が交互に並ぶ信号波形である。

$\phi 2$ は、 $\phi 1$ の逆相の信号波形である。

【0009】

$\phi 1$ と $\phi 2$ との信号波形が、図15（A）、（B）に示す電荷転送装置Xに印加されることにより、図15（B）に示すように、電荷が2相駆動方式により水

平方向に転送される。

【0 0 1 0】

上記の2相駆動方式による電荷転送装置の他にも、3相駆動方式或いは4相駆動方式などにより電荷を転送する場合もある。

【0 0 1 1】

【発明が解決しようとする課題】

ここで、上述の2相駆動方式による電荷転送装置においては、2つの電荷転送電極1 2 1、1 2 1が1組となり、1組の電荷転送電極により電荷の1転送段を構成する。

【0 0 1 2】

従って、上記のような2相駆動方式の電荷転送装置においては、電荷の1転送段は固定されている。

図1 7に、図1 5に示す電荷転送装置Xを用いた固体撮像装置Aの平面図を示す。

【0 0 1 3】

図1 7に示す固体撮像装置Aは、半導体基板1 0 1表面の2次元平面上に整列配置された複数の光電変換素子1 0 3、1 0 3、1 0 3と、各光電変換素子1 0 3に蓄積されている信号電荷を読み出し、読み出した電荷を列方向に順次転送する複数本の垂直電荷転送路1 0 5と、垂直電荷転送路1 0 5の一端に接続され垂直電荷転送路1 0 5から転送された電荷を水平方向に転送する水平電荷転送路1 0 7と、水平電荷転送路1 0 7から転送された電荷を増幅して外部に出力する出力アンプ1 1 1とを有する。

【0 0 1 4】

光電変換素子1 0 3と垂直電荷転送路1 0 5との間には、光電変換素子1 0 3に蓄積されている電荷を垂直電荷転送路1 0 5に読み出すための読み出しゲート1 0 3 aが設けられている。

【0 0 1 5】

垂直電荷転送路1 0 5から水平電荷転送路1 0 7に向けて電荷が転送される。水平電荷転送路1 0 7として、前述の電荷転送装置Xを用いる。

垂直電荷転送路 1 0 5 の一端は水平電荷転送路 1 0 7 のうち、ウェル層を形成する高濃度 n 形半導体層 1 0 5 a に接続されている。

【 0 0 1 6 】

上記のような 2 相駆動形電荷転送装置は、2 相駆動パルスで駆動される。その他、バリア層やウェル層を用いない 3 相駆動、4 相駆動の従来型電荷転送装置においても、3 相、4 相パルスで駆動される装置は、それ以外の方法で電荷を駆動することはできなかった。

【 0 0 1 7 】

例えば上述の 2 相駆動の電荷転送装置では、2 つの電荷転送電極で電荷の 1 転送段を構成し、1 転送段の幾何学的長さは固定される。

【 0 0 1 8 】

このような制約は、電荷転送装置を固体撮像装置の水平電荷転送路として用いた場合に問題を生じる。

【 0 0 1 9 】

すなわち、固体撮像装置においては、全ての画像信号を垂直電荷転送路から水平電荷転送路に転送できるように、水平電荷転送路の 1 転送段は 1 垂直電荷転送路に対応して設けられている。

【 0 0 2 0 】

しかしながら、モニタ時には、画素数を間引いて高速の画像再生を行うことが望まれる。行数を間引くとともに、列数も同様に間引くことが望ましい。この場合、偶数列の信号電荷（電子）だけを選択的に転送しようとする、信号電荷は、1 列おきの偶数列の転送段のみに蓄積され、それと水平方向に隣接する奇数列の転送段は電荷が蓄積されない空の状態になる。この水平電荷転送路は、画像信号と空の信号とを共に信号として扱い、空の電荷を信号と同様にして転送する。

【 0 0 2 1 】

従って、固体撮像装置における信号ビット数を減少させても、水平電荷転送路では、実質的なデータレートが減少せず、消費電力も低減しない。

【 0 0 2 2 】

本発明の目的は、信号数に応じて転送段数を変化させ、データレートを高める

こと、消費電力を低減することができる電荷転送装置を用いた固体撮像装置を提供することを目的とする。

【 0 0 2 3 】

【課題を解決するための手段】

本発明の一観点によれば、半導体基板と、該半導体基板中に形成された第1導電型半導体層からなる電荷転送路と、該電荷転送路上に近接して形成された複数の電荷転送電極と、該電荷転送電極に対して前記電荷転送路中の電荷を n (n は2以上の整数)相駆動する第1のパルス信号列を印加できるとともに、前記電荷転送電極に対して前記電荷転送路中の電荷を $n+1$ 相以上で駆動する第2のパルス信号列を印加できる第1のパルス信号発生回路とを含む電荷転送装置が提供される。

【 0 0 2 4 】

本発明の他の観点によれば、半導体基板と、該半導体基板上に行方向及び列方向に整列して形成された複数の光電変換素子と、列方向に整列して配置された複数の前記光電変換素子列の各々に近接して配置され垂直方向に延びる複数の垂直電荷転送路と、前記光電変換素子の各々と前記垂直電荷転送路との間に形成され、前記光電変換素子に蓄積された電荷を前記垂直電荷転送路内に転送する読み出しゲートと、前記複数の垂直電荷転送路の一端に形成され、水平方向に電荷を転送する水平電荷転送路と、該水平電荷転送路により転送された電荷を増幅して外部に出力する出力アンプとを備え、前記水平電荷転送路は、前記半導体基板中に形成される第1導電型半導体層からなり、ポテンシャルの高い第1のバリア層とポテンシャルの低い第1のウェル層とが隣接して交互に配置された電荷転送路と、該電荷転送路上において前記第1のバリア層と前記第1のウェル層との上に隣接して交互に形成される複数の第1の電荷転送電極および第2の電荷転送電極と、前記第1の電荷転送電極とそれと隣接する前記第2の電荷転送電極とを相互に1つつ接続して形成された複数の電荷転送電極対と、前記電荷転送路中の電荷を2相駆動する2相の第4のパルス信号列を隣接する2つの前記電荷転送電極対に対して印加できるとともに、前記電荷転送路中の電荷を $2k$ (k は2以上の整数)相以上で駆動する第5のパルス信号列を前記電荷転送電極に対して印加する

第 3 のパルス信号発生回路とを含む電荷転送装置の読み出し方法であって、前記光電変換素子に蓄積された全ての光電変換素子に蓄積された電荷を読み出す際には、前記水平電荷転送路中の電荷を 2 相駆動方式で転送し、水平方向に隣接する k 列の光電変換素子のうち 1 列を選択的に読み出す水平 $1/k$ 間引きを行い、前記水平電荷転送路中の電荷を $2k$ 相駆動方式で転送する固体撮像装置の制御方法が提供される。

【0025】

【発明の実施の形態】

図 1 から図 3 までを用いて、本発明の第 1 の実施の形態による電荷転送装置について説明する。

【0026】

図 1 は平面図を、図 2 は模式的な断面図と電荷の分布を示す模式的な断面図を示す。第 3 図はパルス信号波形を示す。

電荷転送装置 A は、半導体基板 1 と、その表面付近に形成された第 1 導電型 (n 形) 半導体層 7 と、その上に層間絶縁膜 15 を介して形成された多結晶シリコンからなる電荷転送電極 21 と、電荷転送電極にパルス電圧を印加するパルス信号発生回路 25 (25a、25b) とを有している。

【0027】

電荷転送電極 21 は、一般的に、第一層目のポリシリコン (1 ポリ) により形成される電荷転送電極 21-1、21-3、21-5、・・・と、第二層目のポリシリコン (2 ポリ) により形成される電荷転送電極 21-2、21-4、21-6、・・・とが水平方向に交互に並んで配置されている。 n 形半導体層 7 は、ほぼ均一な厚さ、不純物濃度の層を形成している。水平方向に隣接する 8 つの電荷転送電極 21、例えば 21-1 から 21-8 まだが 1 組の電荷転送電極群 G1 を形成する。

【0028】

電荷転送電極 21-1 に対して、パルス信号発生器 25 (25a) から $\phi 1$ のパルス信号が印加される。

【0029】

電荷転送電極 2 1 - 1 と隣接する電荷転送電極 2 1 - 2 に対して、パルス信号発生器 2 5 (2 5 a) から ϕ 2 のパルス信号が印加される。

電荷転送電極 2 1 - 2 と隣接する電荷転送電極 2 1 - 3 に対して、パルス信号発生器 2 5 (2 5 a) から ϕ 3 のパルス信号が印加される。

電荷転送電極 2 1 - 3 と隣接する電荷転送電極 2 1 - 4 に対して、パルス信号発生器 2 5 (2 5 a) から ϕ 4 のパルス信号が印加される。

同様に、隣接する電荷転送電極 2 1 - 5 から 2 1 - 8 までに、 ϕ 1 から ϕ 4 までのパルス信号が印加される。

【 0 0 3 0 】

ϕ 1 から ϕ 4 までのパルス信号を第 1 のパルス信号列と称する。

加えて同じ電荷転送電極 2 1 に対して、パルス信号発生器 2 5 (2 5 b) から、1 組の電荷転送電極群 G 1 ごとに ϕ 1 から ϕ 8 までの異なるパルス信号が印加される。 ϕ 1 から ϕ 8 までの異なるパルス信号を第 2 のパルス信号列と称する。

電荷転送装置 A の転送電極 2 1、2 1、2 1 . . . に対して、第 1 のパルス信号列 (4 相駆動パルス) が印加されることにより、電荷駆動装置中の電荷は、4 相駆動方式で転送される。

【 0 0 3 1 】

尚、4 相駆動以外にも 2 相駆動や 3 相駆動など n 相 (n は 2 以上の整数) 駆動が可能である。

【 0 0 3 2 】

電荷転送装置 A の転送電極 2 1、2 1、2 1 . . . に対して、第 2 のパルス信号列が印加されると、電荷駆動装置中の電荷は、8 相駆動方式で転送される。

第 2 のパルス信号列を印加することにより、8 相駆動方式で動作させる場合には、第 1 のパルス信号列を印加することにより 4 相駆動方式で動作させる場合の 2 倍の長さの転送段を有する。第 1 のパルス信号列を印加する際に、 n 相駆動方式を用いると、4 相駆動方式を用いた場合に比べて $n/4$ 倍の長さの転送段を有する。

【 0 0 3 3 】

尚、第 2 のパルス信号列を印加する駆動は、8 相駆動以外にも、 $n+1$ 相又は

$n \times m$ (m は2以上の整数)で駆動しても良い。

図3に、パルス信号発生回路25から発生する第2のパルス信号列の電圧波形の例を示す。

【0034】

電圧波形 $\phi 1$ から電圧波形 $\phi 8$ までは、横軸(時間)に対して、LowからHighへと $\phi 1$ から $\phi 8$ までの順に早く立ち上がり、HighからLowへと $\phi 1$ から $\phi 8$ までの順に早く立ち下がる。

【0035】

図3における時間 t_1 、 t_2 、 t_3 の電荷転送装置Aの電荷分布を図2に示す。垂直電荷転送路から転送された電荷信号は、 t_1 から t_3 までの時刻を追って水平方向に転送される。従来の2相駆動の電荷転送に比べて空の転送段の割合が少なくなっており、電荷の転送効率が向上する。1周期に8電極分の駆動を行うため、電荷の転送速度が速くなる。

【0036】

尚、第1のパルス信号列と第2のパルス信号列とを印加するパルス信号発生器(回路)は、同じ回路中に含まれていても良いし、別の回路として設けられていても良い。パルス信号発生器(回路)は、同じ半導体基板上に含まれていても良いし、別の基板(チップ)中に含まれていても良い。

【0037】

図4および図5に、本発明の第2の実施の形態による固体撮像装置を示す。

【0038】

図4に固体撮像装置の断面構造と各電極に印加するパルス信号列を、図5に電荷転送の様子を示す。

【0039】

図4に示すように、水平電荷転送路37の最終出力側に、最終転送電極FE、出力ゲートOG、フローティングディフュージョンFD領域(電荷検出層)、フローティングディフュージョンFD領域に蓄積されている電荷量を初期値にリセットするための電極であるリセットゲートRS、リセット時の電荷を流し込むリセットドレインRDが形成されている。

【 0 0 4 0 】

上記の基本的な構造は、第 1 の実施の形態による電荷転送装置と同様であるが、第 2 の実施の形態による電荷転送装置においては、水平電荷転送路の最終転送段に隣接して最終転送電極 F E が設けられている点が異なる。

【 0 0 4 1 】

水平電荷転送路 3 7 内の電荷を 6 相駆動方式によりフローティングディフュージョン F D 方向に向けて転送していく。最終転送電極 F E に、信号波形として $\phi 1 L$ を印加する。電荷は、最終転送電極 F E 下の半導体領域（n 形半導体層）からなるウェル内に蓄積される。

【 0 0 4 2 】

図 5 に電極に印加するパルス信号列の例を示す。

H i g h のパルス信号電圧が $\phi 1$ から $\phi 6$ までの順に印加される。6 相駆動方式により水平電荷転送路内の電荷を転送する場合のパルス信号の例である。

$\phi 1 L$ に対して H i g h の信号を印加することにより、最終転送電極 F E 下の半導体領域（n 形半導体層）からなるウェル内に電荷を蓄積し、L o w の信号を印加することにより蓄積された電荷をフローティングディフュージョン F D 領域に転送する。

【 0 0 4 3 】

図 4 に、図 5 に示す時刻 $t 1$ から時刻 $t 7$ における電荷転送の様子を示す。

時刻 $t 1$ において、 $\phi 1 L$ に H i g h の電圧を印加する。最終転送電極 F E 下の半導体領域（n 形半導体層）におけるポテンシャルが低くなり、そこにウェル層が形成される。 $\phi 1$ に L o w、 $\phi 2$ から $\phi 5$ までに H i g h、 $\phi 6$ に L o w の電圧が印加される。H i g h の信号電圧が印加された水平電荷転送電極下の半導体領域に、電荷が蓄積される。 $\phi 6$ の信号電圧が L o w であるため、水平転送路の最終段の半導体領域に、ポテンシャルバリアが形成されている。従って、蓄積された電荷は、最終転送電極 F E 下の半導体領域に転送されない。

【 0 0 4 4 】

時刻 $t 2$ において、 $\phi 2$ を L o w にし、 $\phi 6$ を H i g h にする。水平転送路の最終段の半導体領域に形成されていたポテンシャルバリアがなくなる。従って、

水平電荷転送路の最終段に蓄積されていた電荷は、最終転送電極 F E 下の半導体領域に転送される。転送された電荷は、その領域内に形成されているウェル内に蓄積される。

【 0 0 4 5 】

時刻 t_3 において、 ϕ_3 が Low になる。水平電荷転送路内の電荷がさらに最終転送電極 F E 下の半導体領域に転送される。転送された電荷は、さらに、その領域内に形成されているウェル内に蓄積される。

時刻 t_4 において、 ϕ_4 が Low になる。水平電荷転送路内の電荷がさらに最終転送電極 F E 下の半導体領域に転送される。転送された電荷は、さらに、その領域内に形成されているウェル内に蓄積される。

【 0 0 4 6 】

時刻 t_5 において ϕ_5 が Low になり、上記と同様に電荷は最終転送電極 F E 下の半導体領域に形成されたウェル内にさらに転送され、蓄積される。

時刻 t_6 において ϕ_6 が Low になり、上記と同様に電荷は最終転送電極 F E 下の半導体領域に形成されたウェル内にさらに転送され、蓄積される。

【 0 0 4 7 】

時刻 t_7 において、出力ゲート O G に High の電圧を印加し、 ϕ_{1L} に Low の電圧を印加する。最終転送電極 F E 下の半導体領域に蓄積された電荷は、導領域内のポテンシャルが上がるため、フローティングディフュージョン F D 領域に転送される。

【 0 0 4 8 】

同様の動作を繰り返すことにより、水平電荷転送路内に転送された電荷は、時間の経過 (t_1 から t_6 まで) とともに最終転送電極 F E 下の半導体領域 (n 形半導体層) 内に形成されたウェル内に徐々に蓄積されていく。時間 t_7 において、蓄積された電荷は、一時にフローティングディフュージョン F D 領域に転送される。

【 0 0 4 9 】

水平電荷転送路 3 7 を 6 相駆動方式で駆動するにもかかわらず、6 相目のパルス信号が印加された際に初めて電荷検出層中に電荷が転送される。出力信号波形

は、水平電荷転送路 3 7 内の電荷を 2 相駆動方式で転送した場合と比べて出力周波数が異なるものの、データレートが同じになる。

【 0 0 5 0 】

上記の方法によれば、フローティングディフュージョン F D における信号ホールド時間を長くすることができる。

最終転送電極 F E に電荷を一時的に蓄積し、蓄積された電荷を一時にフローティングディフュージョンに転送することができる。信号の検出、出力タイミングと出力期間をほぼ任意に設定でき、信号処理に適した出力を得ることができる。

C D S 処理（相関二重サンプリング回路による処理）等の雑音低減処理を行うことができる。

【 0 0 5 1 】

次に、図 6 から図 8 までを用いて、本発明の第 3 の実施の形態による電荷転送装置について説明する。

【 0 0 5 2 】

図 6 は平面図を、図 7 は模式的な断面図と電荷の分布を示す模式的な断面図である。第 8 図はパルス信号波形を示す。

【 0 0 5 3 】

図 6 及び図 7 に示す電荷転送装置 B は、前述の電荷転送装置 A と同様に、半導体基板 1 と、その表面付近に形成された n 形半導体層 7 と、その上に層間絶縁膜 1 5 を介して形成された多結晶シリコンからなる電荷転送電極 2 1 と、電荷転送電極にパルス電圧を印加するパルス信号発生回路 2 5（2 5 c、2 5 d）とを有している。

【 0 0 5 4 】

電荷転送電極 2 1 は、一般的に、第一層目のポリシリコン（1 ポリ）により形成される電荷転送電極 2 1 - 1、2 1 - 3、2 1 - 5、・・・と、第二層目のポリシリコン（2 ポリ）により形成される電荷転送電極 2 1 - 2、2 1 - 4、2 1 - 6、・・・とが水平方向に交互に並んで配置されている。

【 0 0 5 5 】

n 形半導体層 7 のうち第一層目のポリシリコン（1 ポリ）により形成される電

荷転送電極 2 1 - 1、2 1 - 3、2 1 - 5、・・・の下領域は、n 形不純物の濃度が低く、ポテンシャルバリアを形成する。第二層目のポリシリコン（2 ポリ）により形成される電荷転送電極 2 1 - 2、2 1 - 4、2 1 - 6、・・・の下領域は、n 形不純物の濃度が高く、ポテンシャルウェルを形成する。

水平方向に隣接する 2 つの電荷転送電極 2 1、例えば電荷転送電極 2 1 - 1 と電荷転送電極 2 1 - 2、電荷転送電極 2 1 - 3 と電荷転送電極 2 1 - 4 とは、共通に配線されている。

【 0 0 5 6 】

共通に配線された 2 つの電荷転送電極 2 1 - 1 と 2 1 - 2 とに、パルス信号発生回路 2 5（2 5 c）から信号波形 ϕ 2 が印加される。

共通に配線された 2 つの電荷転送電極 2 1 - 3 と 2 1 - 4 とに、パルス信号発生回路 2 5（2 5 c）から信号波形 ϕ 1 が印加される。

共通に配線された 2 つの電荷転送電極 2 1 - 5 と 2 1 - 6 とに、パルス信号発生回路 2 5（2 5 c）から信号波形 ϕ 2 が印加される。

同様に、水平方向に隣接し、交互に並ぶ 2 つの電荷転送電極に、パルス信号発生回路 2 5（2 5 c）から、 ϕ 2、 ϕ 1、 ϕ 2、 ϕ 1 と交互に異なる信号波形が印加される。

【 0 0 5 7 】

加えて、電荷転送電極 2 1 - 1 から 2 1 - 6 までに対して、 ϕ 1 から ϕ 6 までの電圧波形を独立に印加するパルス信号発生回路 2 5（2 5 d）が設けられている。

【 0 0 5 8 】

電荷転送装置 B の転送電極 2 1、2 1、2 1・・・に対して、1 電極対ごとに ϕ 1 と ϕ 2 との 2 相パルスを供給すると 2 相駆動 CCD として動作する。

電荷転送装置 B の転送電極 2 1、2 1、2 1・・・に対して、1 電極対ごとに ϕ 1 から ϕ 6 までの 6 相のパルスを供給すると 6 相駆動 CCD として動作する。

6 相駆動方式で動作させる場合には、2 相駆動方式で動作させる場合の 3 倍の長さの転送段を有する。k（k は正の整数）相駆動方式では、2 相駆動方式の k / 2 倍の長さの転送段を有する。

【 0 0 5 9 】

図 8 に、パルス信号発生回路 2 5 (2 5 d) の 6 相パルス信号波形の例を示す。電圧波形 $\phi 1$ から電圧波形 $\phi 6$ までは、横軸 (時間) に対して、Low から High へと $\phi 1$ から $\phi 6$ までの順に早く立ち上がり、High から Low へと $\phi 1$ から $\phi 6$ までの順に早く立ち下がる。信号波形が High である期間は $\phi 1$ から $\phi 6$ までの期間とほぼ等しくなっている。

【 0 0 6 0 】

図 8 における時間 $t 1$ 、 $t 2$ 、 $t 3$ の電荷転送装置 B の電荷分布を図 7 に示す。垂直電荷転送路から転送された電荷信号は、 $t 1$ から $t 3$ までの時刻を追って水平方向に転送される。従来の 2 相駆動の電荷転送に比べて空の転送段の割合が少なくなっており、電荷の転送効率が向上する。

【 0 0 6 1 】

尚、 n 相駆動と $n \times m$ (m は 2 以上の整数) 駆動との両方の駆動方式で電荷を駆動する場合、第 2 のウェル層 (最終転送電極 FE 下の半導体領域) の電気容量が第 1 のウェル層 (水平電荷転送路内のウェル領域) の電気容量の $(n \times m - 3)$ 倍以上であれば良い。

【 0 0 6 2 】

例えば、図 8 において、時刻 $t 1$ と時刻 $t 2$ との間には、6 電極のうち 3 電極が Low になる時間が存在する。このような状態が、パルス信号電圧の位相マージンを取りやすい状態といえる。3 電極分が Low であるために、ウェルのうち 3 つ分のウェルには電荷が蓄積されていない状態となる。従って、上記 $(n \times m - 3)$ 倍という値が妥当と言える。

【 0 0 6 3 】

図 9 及び図 1 0 を参照して、本発明の第 4 の実施の形態による固体撮像装置について説明する。

【 0 0 6 4 】

図 9 に示すように、本発明の第 4 の実施の形態による固体撮像装置 C は、半導体基板 3 1 と、半導体基板 3 1 上に形成された整列配置された光電変換素子 3 3、3 3、3 3 と、列方向 (垂直方向) に整列した光電変換素子 3 3 に対応して 1

本づつ設けられ垂直方向に伸びる垂直電荷転送路 3 5、3 5、3 5 と、垂直電荷転送路 3 5 を水平方向に区画するよう垂直方向に伸びるチャンネルストップ 4 1 と、垂直電荷転送路 3 5 の垂直方向の一端に接続され水平方向に伸びる水平電荷転送路 3 7 とを含む。

【 0 0 6 5 】

さらに、1 行の光電変換素子 3 3 に対応して水平方向に延びるように 2 本設けられる複数の垂直電荷転送電極 E V (E V 1、E V 2、・・・、E V 1 2) と、水平電荷転送路 3 7 上において 1 ポリと 2 ポリにより水平方向に交互に形成される水平電荷転送電極 E H (E H 1、E H 2、E H 3、・・・) と、光電変換素子 3 3 と垂直電荷転送路 3 5 との間に設けられ、光電変換素子 3 3 に蓄積された電荷を垂直電荷転送路 3 5 に読み出すための読み出しゲート 3 3 a が形成されている。

【 0 0 6 6 】

さらに、垂直電荷転送電極 E V、水平電荷転送電極 E H に印加するパルス信号を発生するパルス信号発生器 2 5 (2 5 a、2 5 b、2 5 c) が設けられている。水平電荷転送電極 E H は、水平方向に隣接する 2 つの水平電荷転送電極、例えば E H 1 と E H 2 とが共通に配線されている。E H 3 と E H 4 とに関しても同様に配線されている。

【 0 0 6 7 】

水平電荷転送電極にパルス電圧を印加するためのパルス信号発生器 2 5 a、2 5 b は上記のパルス信号発生器 2 5 の一部を形成している。垂直電荷転送電極にパルス電圧を印加するためのパルス信号発生器 2 5 c も、上記のパルス信号発生器 2 5 の一部を形成している。

【 0 0 6 8 】

光電変換素子 3 3 は、緑色 (G) の光電変換素子 3 3 a と、赤色 (R) の光電変換素子 3 3 b と、青色 (B) の光電変換素子 3 3 c とを含む。垂直方向に整列配置された複数の G 電荷が、1 列おきに配置されている。

【 0 0 6 9 】

垂直方向に G 電荷が配置されている列と水平方向に隣接する列内には G 電荷の

ピッチの $1/2$ 分ずれた位置に、B 電荷と R 電荷とが垂直方向に交互に配置されている。いわゆる画素ずらし構成の固体撮像装置である。

【0070】

水平方向に G 電荷が整列配置されている行と垂直方向に隣接する行に、B 電荷と R 電荷とが整列して配置されている。

【0071】

図には、この画素ずらし構成の固体撮像装置において、全画素からの信号を読み出す際の信号電荷の転送の様子が示されている。

垂直電荷転送路 35 内において、1 水平ラインに R G B G の順で配置された電荷信号が並列に転送される様子が示されている。

【0072】

水平方向に隣接した k 列分の光電変換素子からの電荷信号を、水平電荷転送路内において転送する際に加算読み出しを行う場合には、水平電荷転送路内の電荷を $2k$ 相で駆動する。

【0073】

水平電荷転送路 37 に転送された後に、パルス信号発生器 25 (25b) により、水平電荷転送電極 EH に対して 6 相駆動パルスを印加すると、 $R + G + B$ の合成信号、 $2G + R$ の合成信号、 $2G + B$ の合成信号がパルス信号発生器 25 (25a) により水平電荷転送電極 EH に対して 2 相駆動方式を用いた場合の $1/3$ のデータレートで外部に出力される。この出力信号を信号処理回路により処理することで、モニタ画像が表示される。

【0074】

尚、水平電荷転送電極 EH に対して 2 相駆動の信号パルスを印加して 2 相駆動方式で駆動すれば、通常の固体撮像装置の場合と同様に、全画素からの電荷の読み出しが可能である。

【0075】

次に上記の実施の形態による固体撮像装置の制御方法の変形例を図 10 に示す。図 10 に示す固体撮像装置は図 9 に示す固体撮像装置と同様の構成を有している。

【 0 0 7 6 】

光電変換素子 3 3 に蓄積された電荷を垂直電荷転送路 3 5 に読み出す際に、例えば、 $\phi v 2$ に対して高い正の電圧、例えば 1 5 V の電圧を印加する。

光電変換素子 3 3 のうち青色 (B) の光電変換素子と、赤色 (R) の光電変換素子から、垂直電荷転送路 3 5 に電荷が転送される。

【 0 0 7 7 】

垂直電荷転送路 3 5 に転送された電荷は、垂直電荷転送路内を垂直電荷転送電極に対して $\phi v 1$ から $\phi v 4$ までの信号電圧を印加することにより、4 相駆動方式で水平電荷転送路方向に電荷を転送する。

【 0 0 7 8 】

尚、同じ行に形成されている同色の光電変換素子において、読み出しゲートの位置を適宜変化させている。

【 0 0 7 9 】

例えば、 $\phi v 2$ に読み出しパルス電圧を印加した場合に、同じ行にならぶ青色又は赤色の電荷のうち、所定の光電変換素子のみからの電荷が読み出されるようにする。すなわち、 $\phi v 1$ 又は $\phi v 2$ に対応するように光電変換素子の上下のいずれかに読み出しゲート 4 0 が形成される。同様に、他の行に並ぶ光電変換素子についても、同じ行に配置されている同色の光電変換素子に関して、読み出しゲート 4 0 の位置を変えて形成すれば水平間引きを行うことができる。

【 0 0 8 0 】

図 1 0 の例では、R、B 色又は G、G 色の光電変換素子からの電荷を読み出すことができる。さらに、1 行に並ぶ光電変換素子に対応して設けられる垂直電荷転送電極の本数を増やせば、水平 $1/n$ 間引きの n の数を柔軟に変更することができる。例えば、1 行当たりの垂直電荷転送電極の本数を増やし、それぞれ垂直電荷転送電極に対応させて同行の光電変換素子について、読み出しゲートの位置として、4 本の垂直電荷転送電極の下領域のいずれかに設定すれば、いずれの垂直電荷転送電極に読み出しパルスを印加するかにより、水平 $1/n$ 間引きの n の数を変えることができる。加えて、垂直電荷転送路と水平電荷転送路との間に制御ゲートを設けることにより、水平 $1/n$ 間引きの n の数をより柔軟に設計す

ることができる。すなわち、この方法によれば、制御ゲートを用いて垂直電荷転送路から転送される電荷のうち所望の垂直電荷転送路を選択し、その選択された垂直電荷転送路からの電荷のみを読み出すことができる。制御ゲートを用いて垂直電荷転送路を選択する技術に関しては、特願平 1 1 - 1 6 1 2 4 6 号に詳細に記載されている。この出願の内容は、本明細書内に取り込まれ、その一部をなすものとする。

【 0 0 8 1 】

図 1 0 に示す固体撮像装置の制御方法によれば、垂直電荷転送電極 E V のうち所定の電極に対して読み出し電圧を印加することにより、4 行の光電変換素子 3 3 のうち 1 行の光電変換素子 3 3 のみから電荷を読み出す（垂直 1 / 4 間引き読み出し）。

【 0 0 8 2 】

さらに、垂直電荷転送路 3 5 内の電荷のうち 3 列ごとに 1 列だけ存在する電荷を水平電荷転送路 3 7 に転送する（水平 1 / 3 間引き読み出し）。水平方向に隣接する k 列の光電変換素子のうち 1 列を選択的に読み出す水平 1 / k 間引きを行い、前記水平電荷転送路中の電荷を 2 k 相駆動方式で転送する水平電荷転送路 3 7 を 6 相駆動することにより、 $\phi 1$ から $\phi 6$ までの 6 相の電圧波形が印加される。6 相駆動方式により電荷を転送するため、垂直電荷転送路から転送された 3 列につき 1 列存在する電荷を、空の信号電荷転送が生じないように転送される。

【 0 0 8 3 】

上記の動作により、水平方向に 1 / 3 に間引かれた電荷信号が出力される。図 1 0 に示す実施例では、間引かれて外部に出力された信号も、R G B G の順に出力される。

【 0 0 8 4 】

従って、この固体撮像装置をデジタルスチルカメラに使用した際の動画モニタ画像等を表示するのに有用であり、かつ、モニタ画像を鮮明に表示することができる。

【 0 0 8 5 】

水平電荷転送路において電荷を6相駆動することにより、データレートの減少に伴い駆動パルスの周波数が1/3に低下する。消費電力も1/3に削減することができる。

【0086】

本発明の第5の実施の形態による固体撮像装置について図11から図14までに基づいて説明する。

【0087】

図11及び図14までに示す構造は、2つで1組の水平電荷転送電極EHに対して $\phi 1$ から $\phi 4$ までの4本の給電線が接続されている。

図11は全画素読み出しを行う場合の読み出し方法を説明した図である。

光電変換素子33、33、33の色配列は、R、G、Bの光電変換素子が垂直方向に整列配置されたRGB縦ストライプ色フィルタ配列である。

【0088】

図12は、水平電荷転送路37を2相駆動する場合のパルス波形を示す。 $\phi 1$ と $\phi 3$ とが同じ信号波形であり、 $\phi 2$ と $\phi 4$ は同じ信号波形である。

【0089】

従って、通常の2相駆動方式による水平電荷転送路の電荷転送と同様に、全ての光電変換素子からの電荷を外部に読み出すことができる。

【0090】

図13は、図11と同じ構成を有している。垂直1/2間引き読み出し、水平1/2間引き読み出しを行ったときの画像信号の分布を示す。水平1/2間引き読み出し法においても、RGBストライプの信号が外部に出力される。

【0091】

図14に、図13に示す垂直1/2間引き読み出し、水平1/2間引き読み出し法における水平電荷転送電極EHに印加するパルス信号波形を示す。

パルス波形は、LowからHighへの電圧の立ち上がり、 $\phi 1$ から $\phi 4$ に向けて順に遅れ、HighからLowへの電圧の立ち下がりが、 $\phi 1$ から $\phi 4$ に向けて順に遅れる波形である。

【0092】

水平電荷転送電極 E H に 4 相駆動パルスを印加することにより、空転送なしに水平 1 / 2 間引き動作を行うことができる。消費電力も 1 / 2 に低減する。

【 0 0 9 3 】

また、画素の形状としては、正六角形の画素を有するものについて説明したが、正方形、多角形の画素に適用しても良い。

その他、種々の変更、改良、組み合わせ等が可能なことは当業者には自明であろう。

【 0 0 9 4 】

【発明の効果】

以上説明した通り、本発明の電荷転送装置においては、供給するパルス位相により、1 転送段の長さを変化させることができる。

また、電子スチルカメラにおける 1 / 2、1 / 3、1 / 4 間引き等のモニタ画像撮像動作を空転送なしに実現できる。消費電力の削減が可能となる。

データレートを高めることができ、低消費電力で高品質なモニタ画像の表示が可能となる。

多相動作により、信号転送容量を大幅に増加することができる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施の形態による電荷転送装置の平面図である。

【図 2】 図 1 に対応する断面構造と電荷転送の様子とを示す。

【図 3】 図 2 に示す電荷転送の際に水平電荷転送電極に印加されるパルス信号波形である。

【図 4】 本発明の第 2 の実施の形態による固体撮像装置の断面図と、電荷転送の様子を示す断面図である。

【図 5】 図 4 に示す電荷転送の際に水平電荷転送電極に印加されるパルス信号波形である。

【図 6】 本発明の第 3 の実施の形態による電荷転送装置の平面図である。

【図 7】 図 6 に対応する断面構造と、電荷転送の様子を示す図である。

【図 8】 図 7 に示す電荷転送の際に水平電荷転送電極に印加されるパルス信号波形である。

【図 9】 本発明の第 4 の実施の形態による固体撮像装置の平面図である。

【図 1 0】 図 9 の変形例であり、間引き読み出し方法を示す。

【図 1 1】 本発明の第 5 の実施の形態による固体撮像装置の平面図であり、電荷読み出しの方法を示す。

【図 1 2】 図 1 1 に示す電荷読み出しの際に水平電荷転送電極に印加されるパルス信号波形である。

【図 1 3】 本発明の第 5 の実施の形態による固体撮像装置の変形例を示す平面図であり、間引き読み出しによる電荷読み出しの方法を示す。

【図 1 4】 図 1 3 に示す電荷読み出しの際に水平電荷転送電極に印加されるパルス信号波形である。

【図 1 5】 従来の 2 相駆動方式の電荷転送装置であり、(A) は平面図、(B) は断面図と電荷の転送の様子を示す図である。

【図 1 6】 従来の 2 相駆動方式の電荷転送装置に印加するパルス信号の信号波形である。

【図 1 7】 従来の固体撮像装置の平面図である。

【符号の説明】

A、B 電荷転送装置

C、D、E、F 固体撮像装置

E V 垂直電荷転送電極

E H 水平電荷転送電極

F D フローティングディフュージョン

F E 最終電荷転送電極

1 半導体装置

7 水平電荷転送路

2 5 パルス信号発生回路

3 3 光電変換素子

3 3 a 読み出しゲート

3 5 垂直電荷転送路

3 7 水平電荷転送路

特 2 0 0 0 - 2 8 7 4 8 6

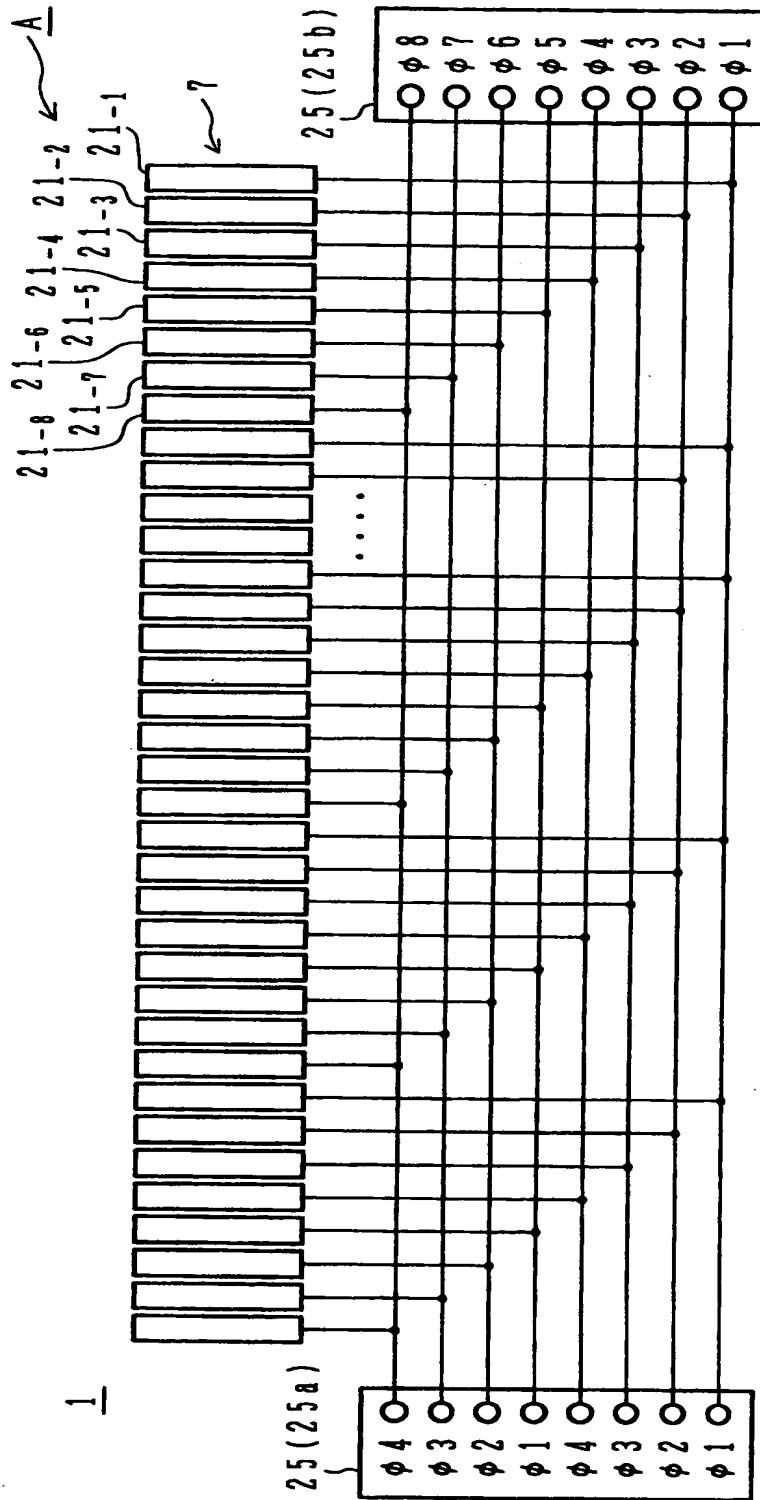
4 1 チャンネルストップ

【書類名】

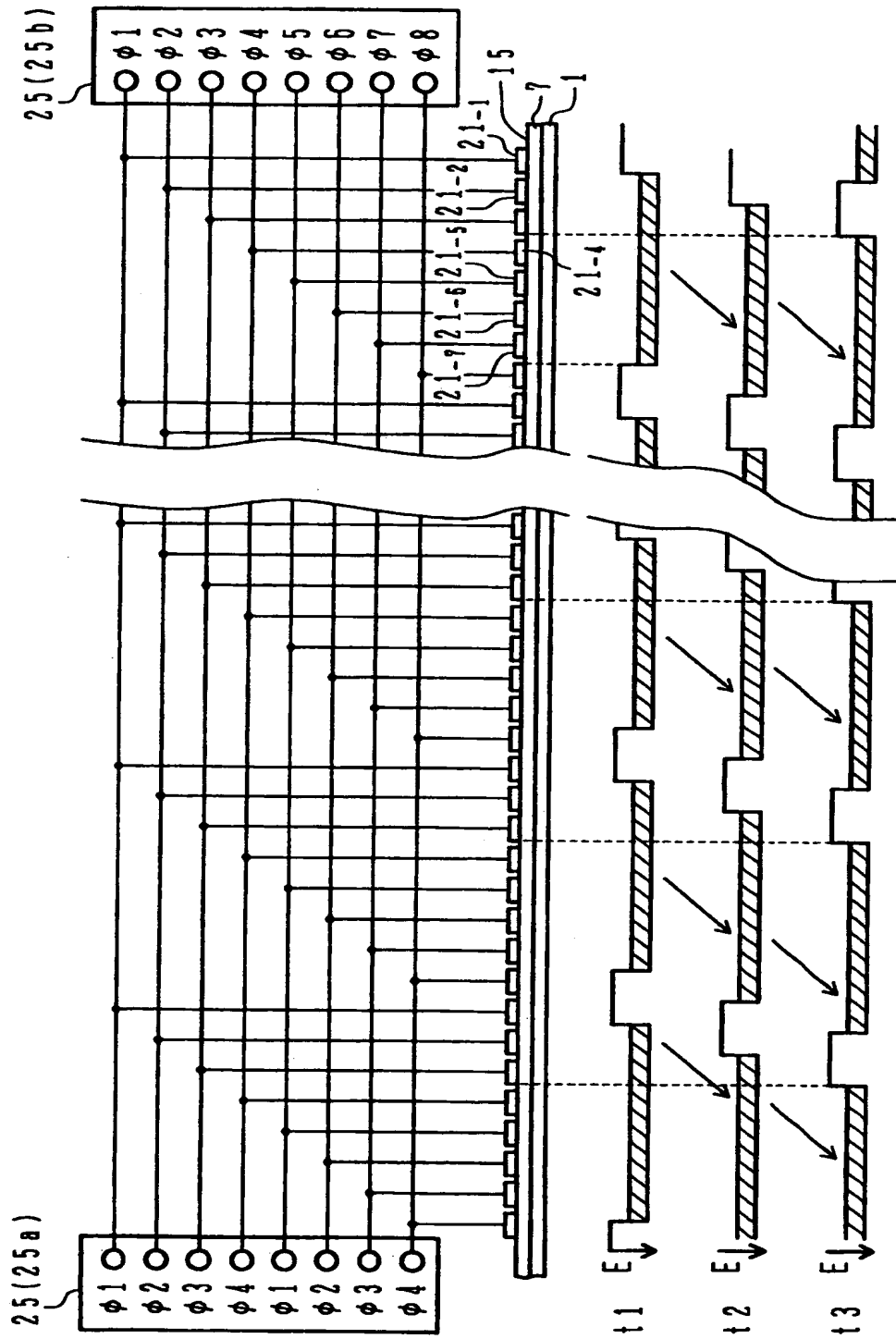
図面

【図1】

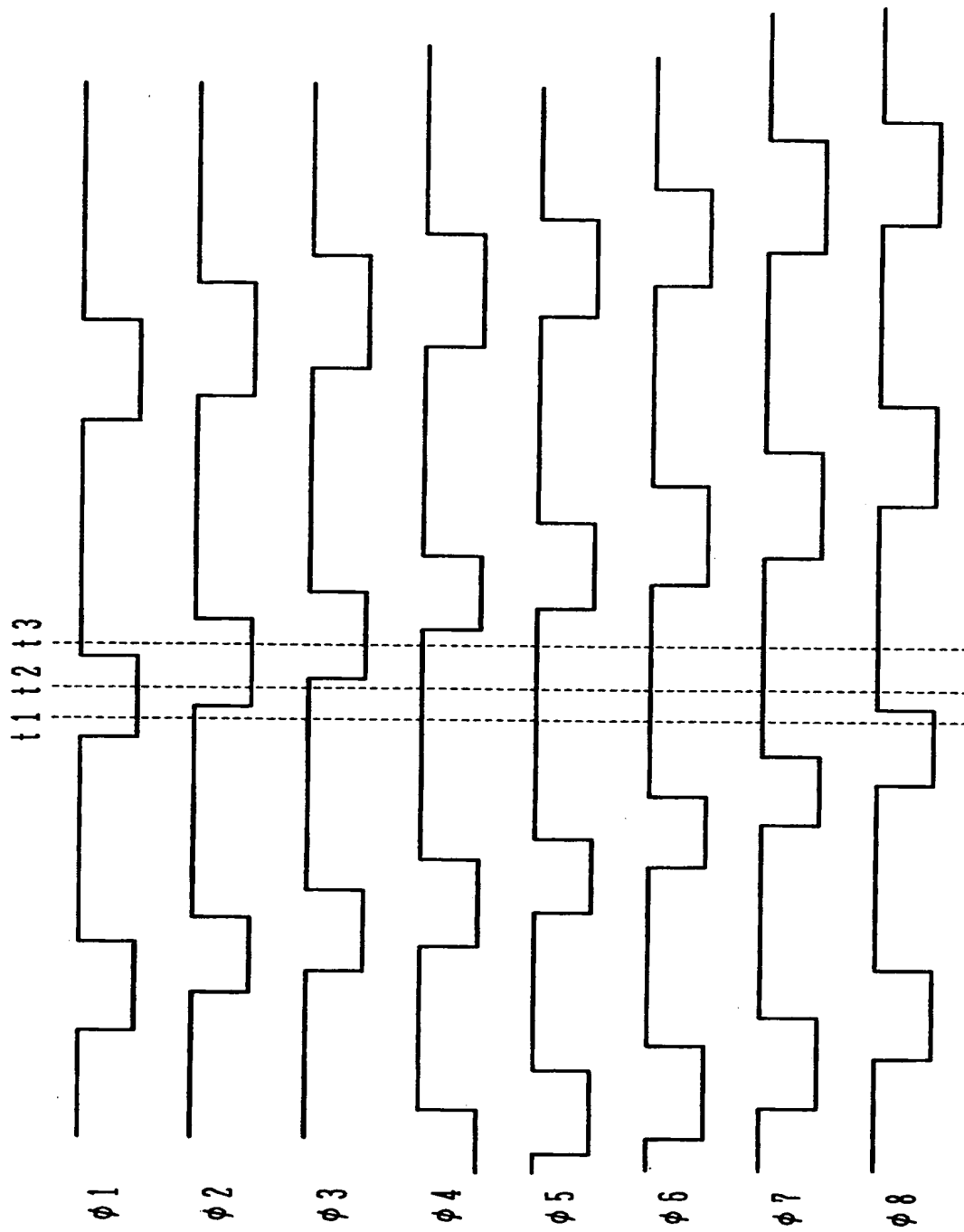
第1の実施例



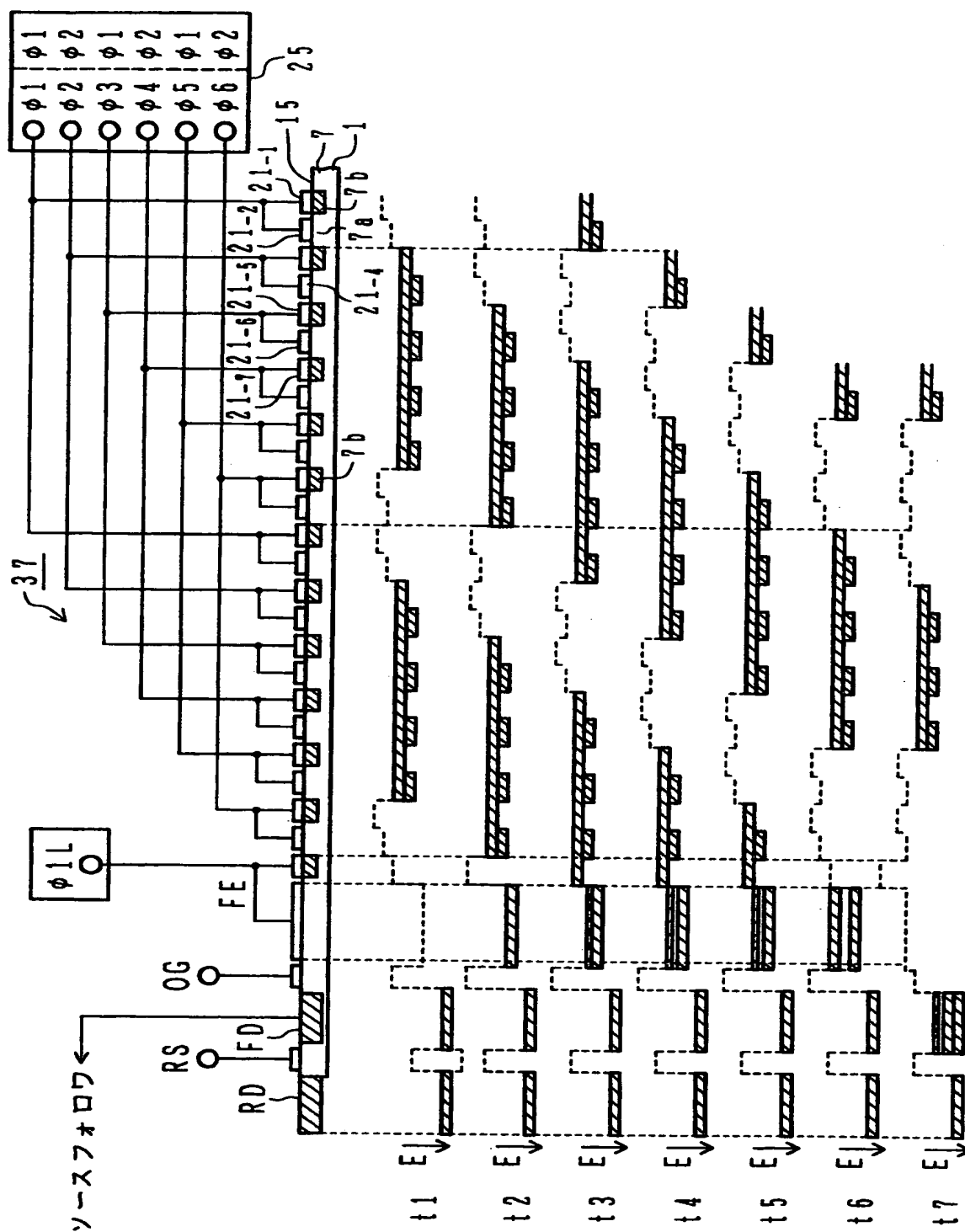
【図 2】



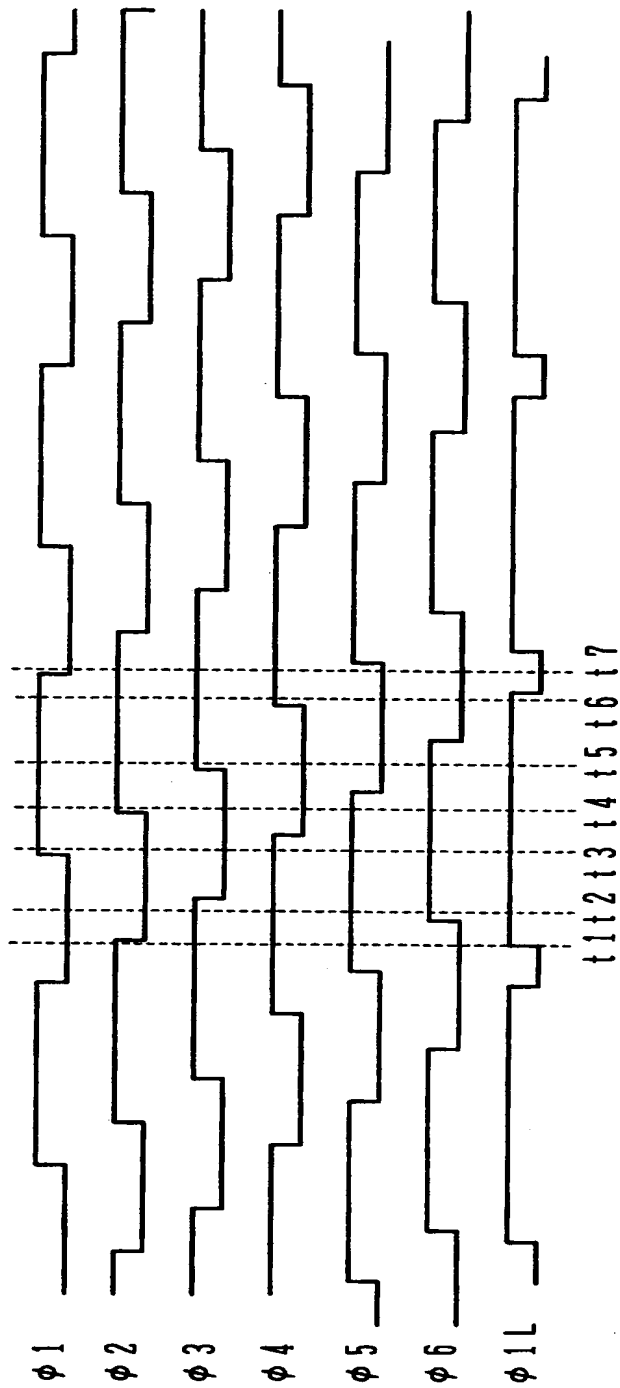
【図3】



【図4】

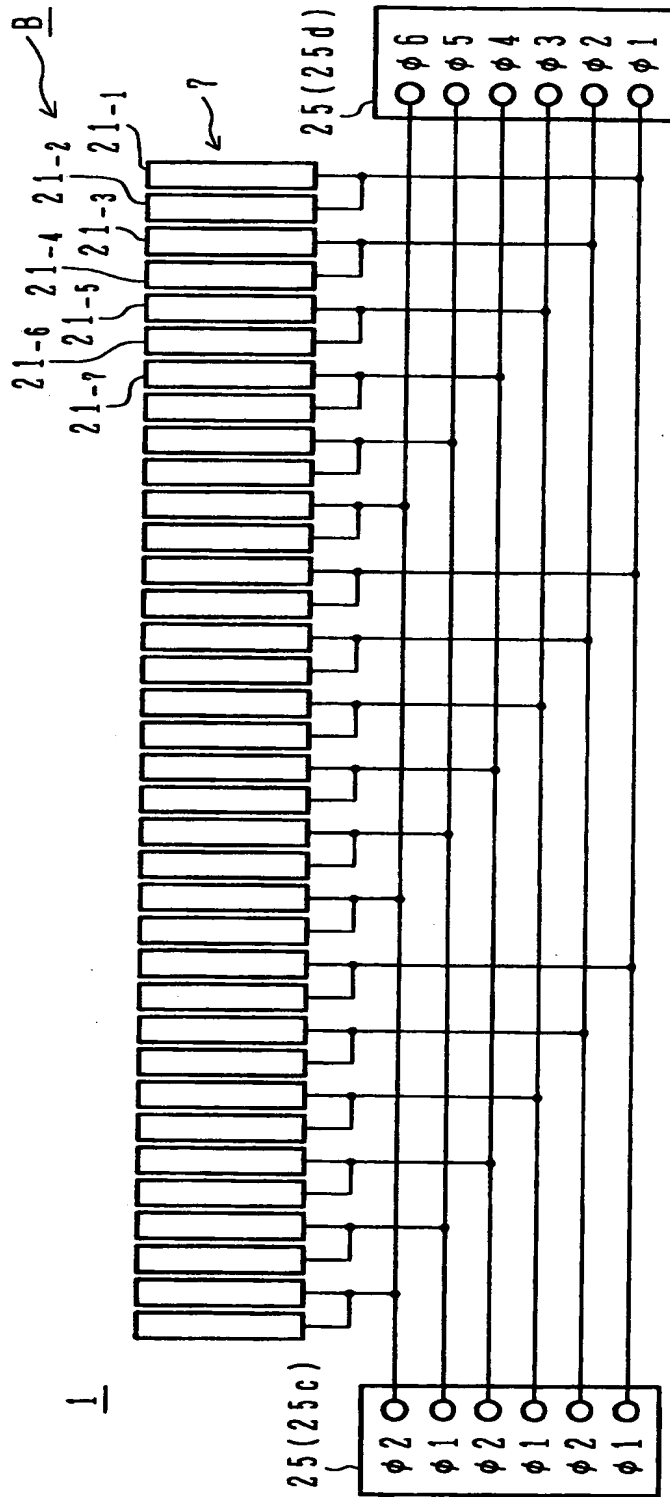


【図 5】

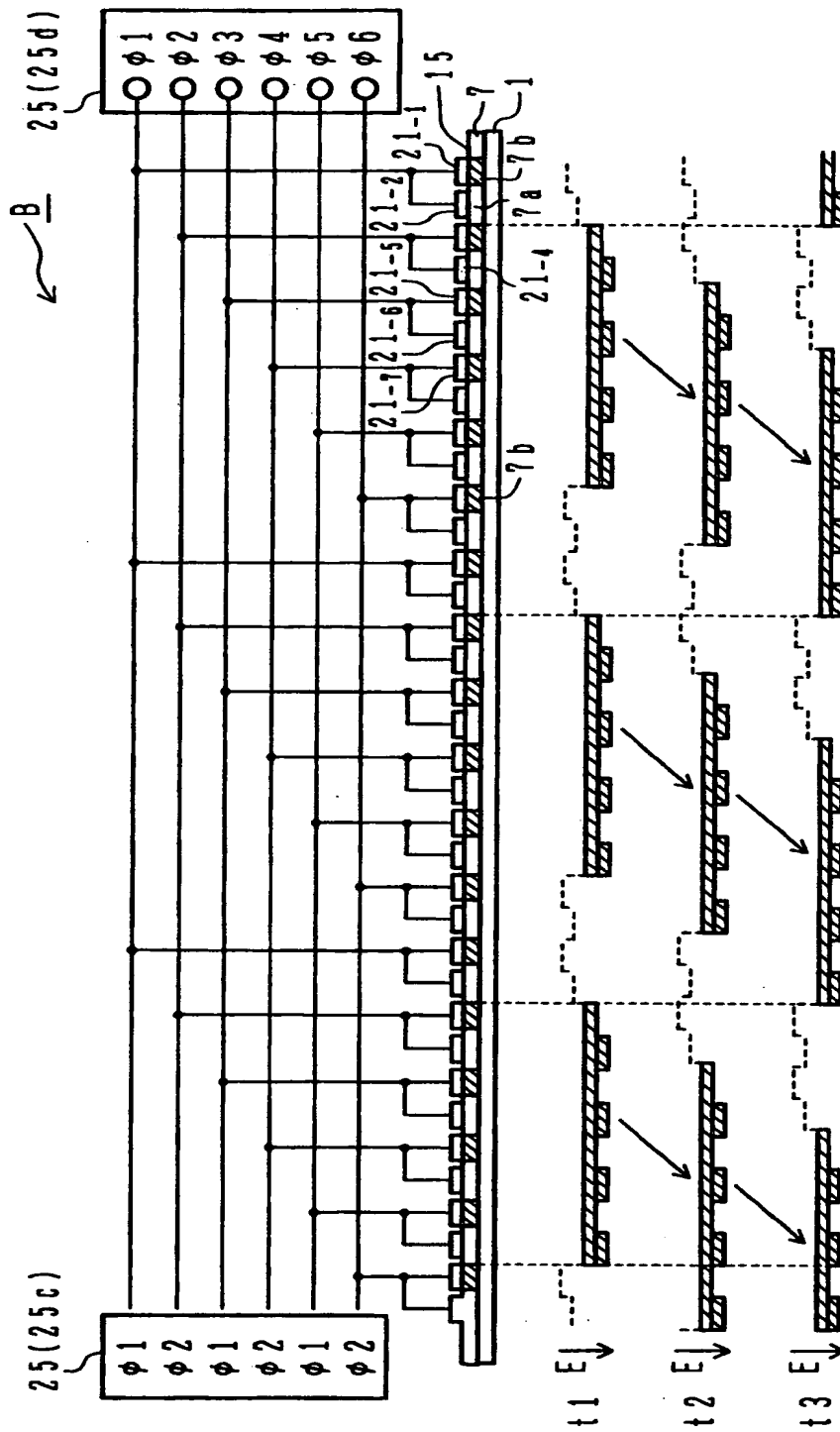


【図6】

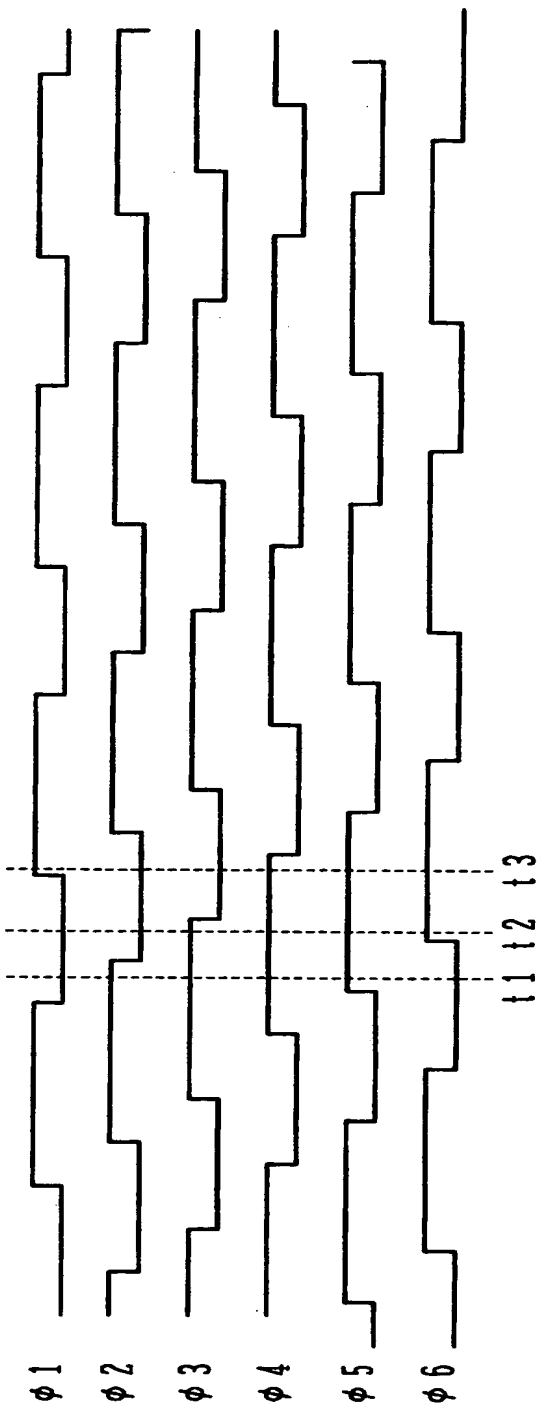
第3の実施例



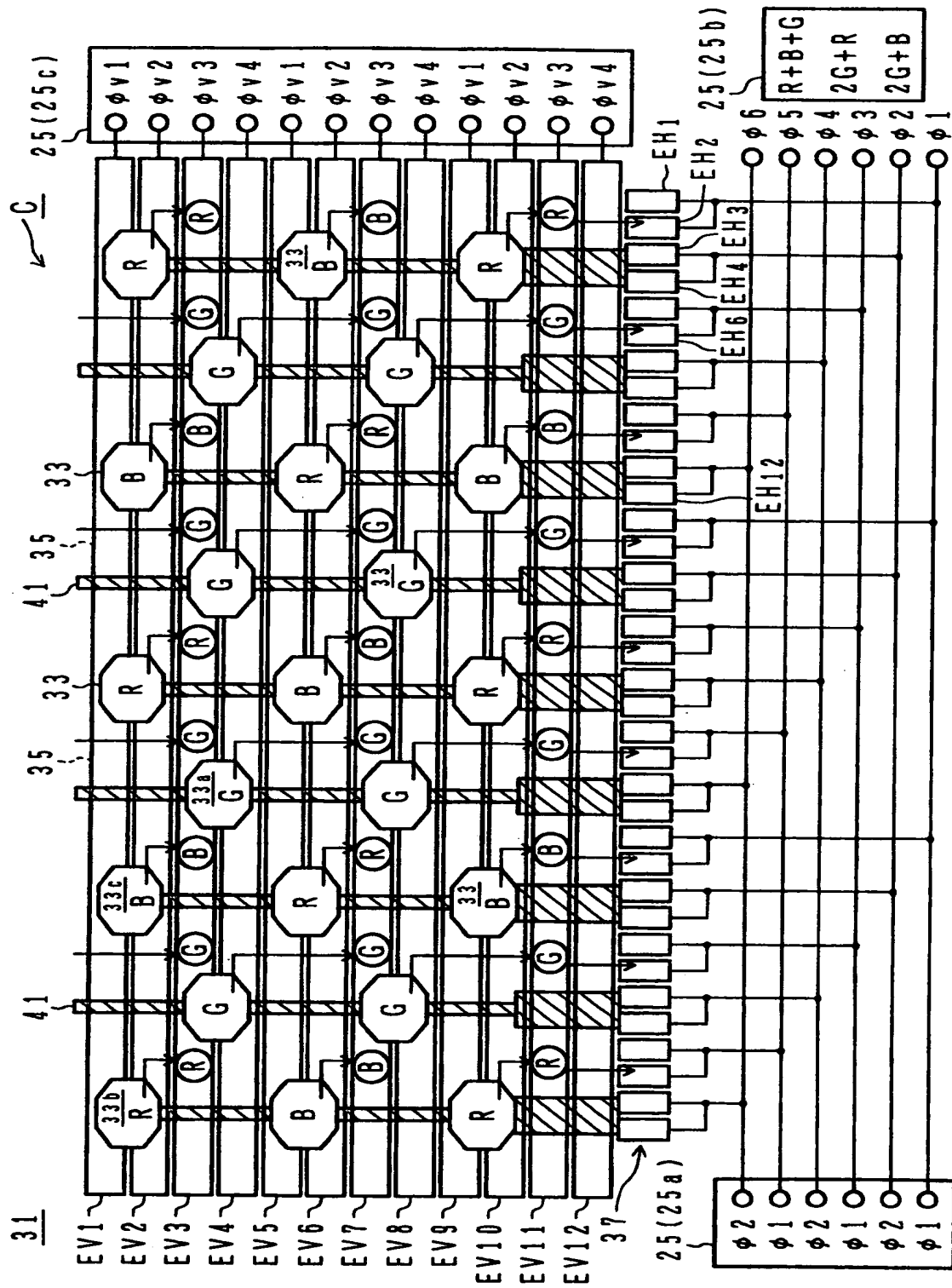
【図 7】



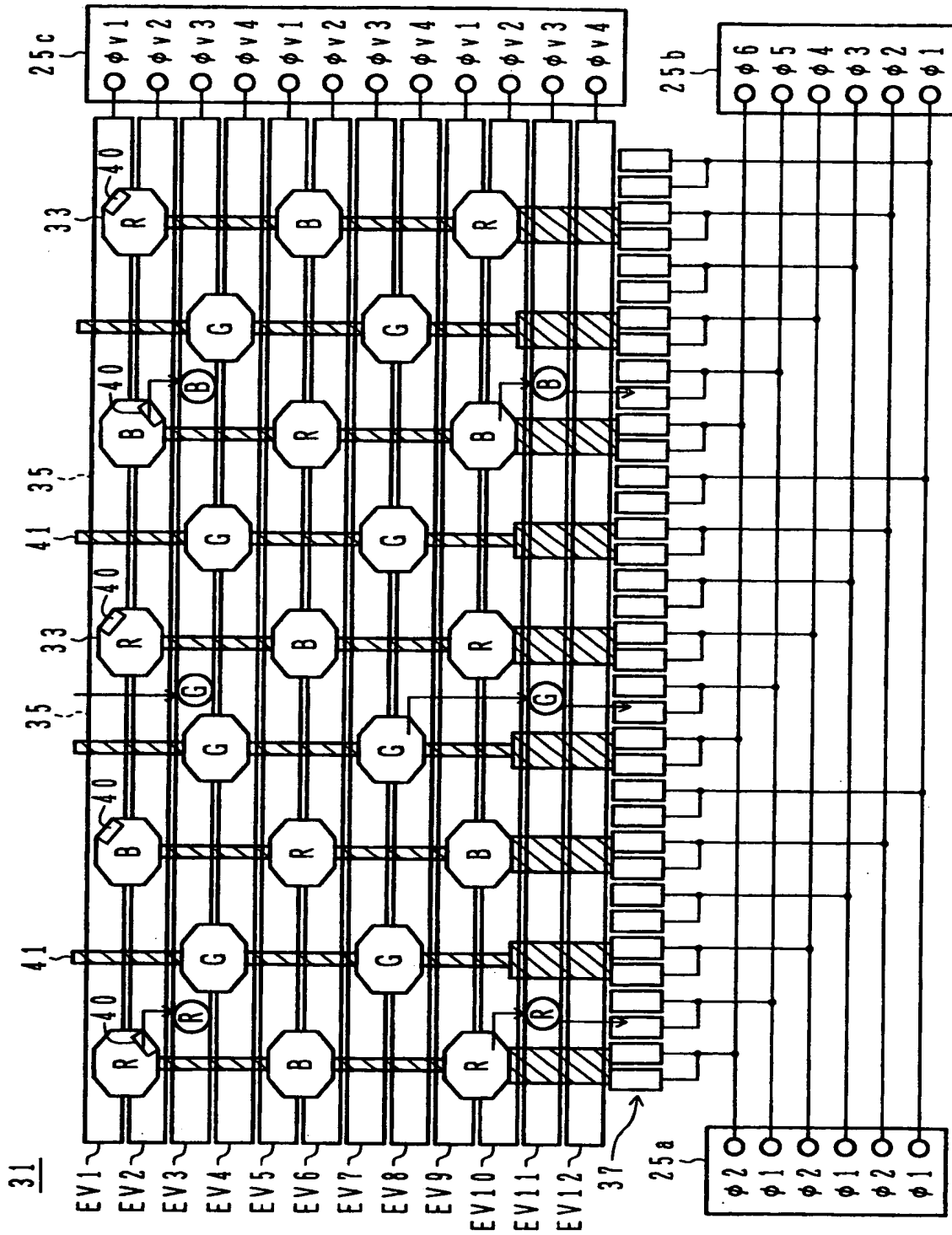
【図 8】



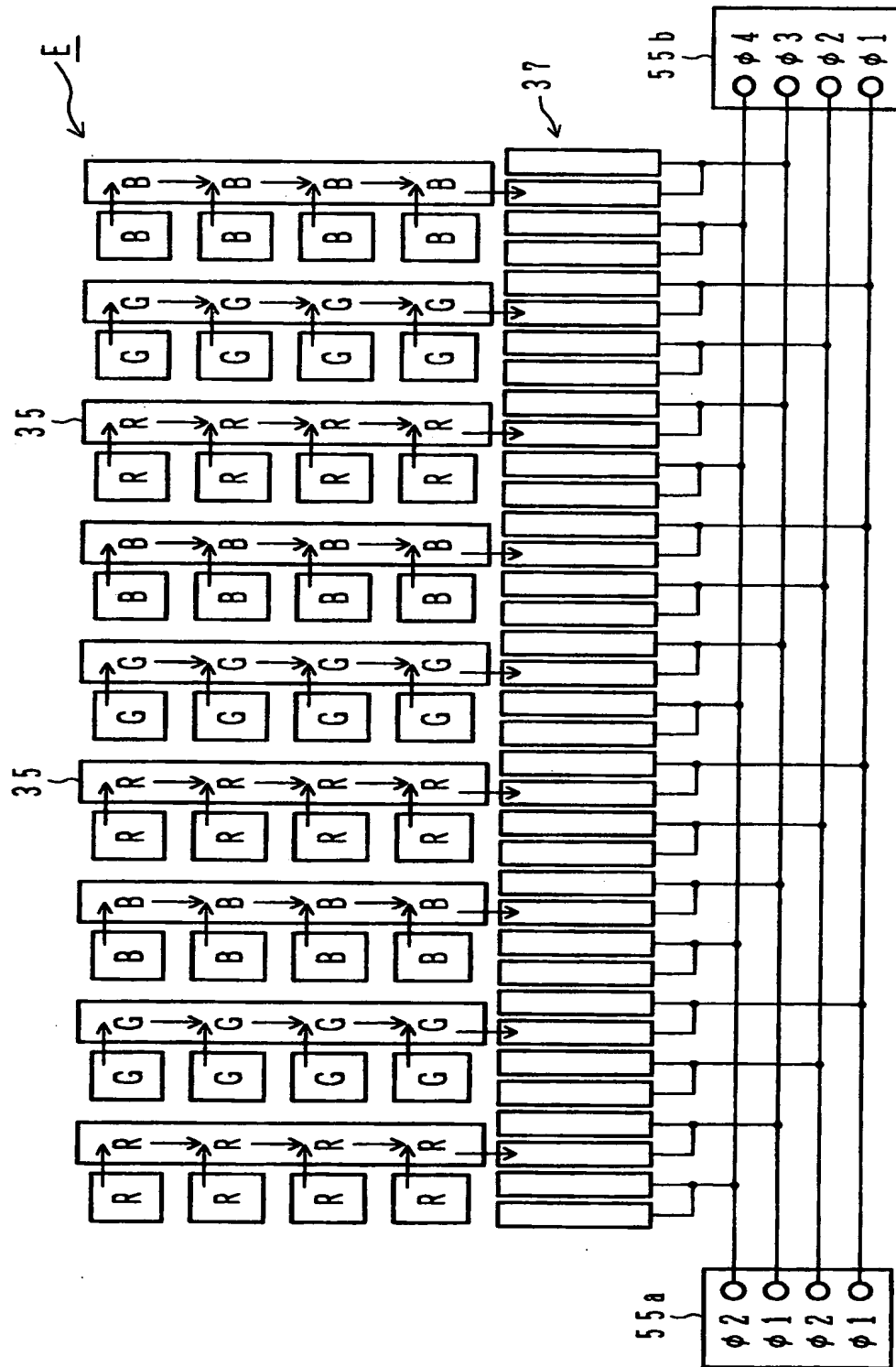
【図9】



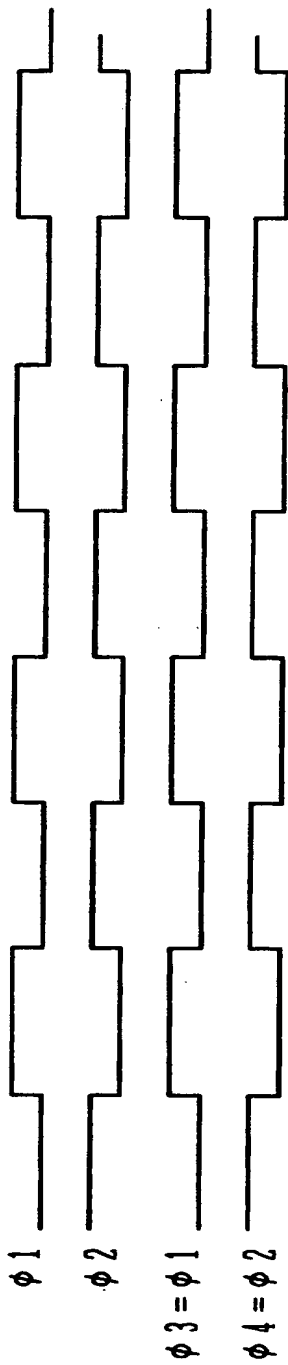
【図10】



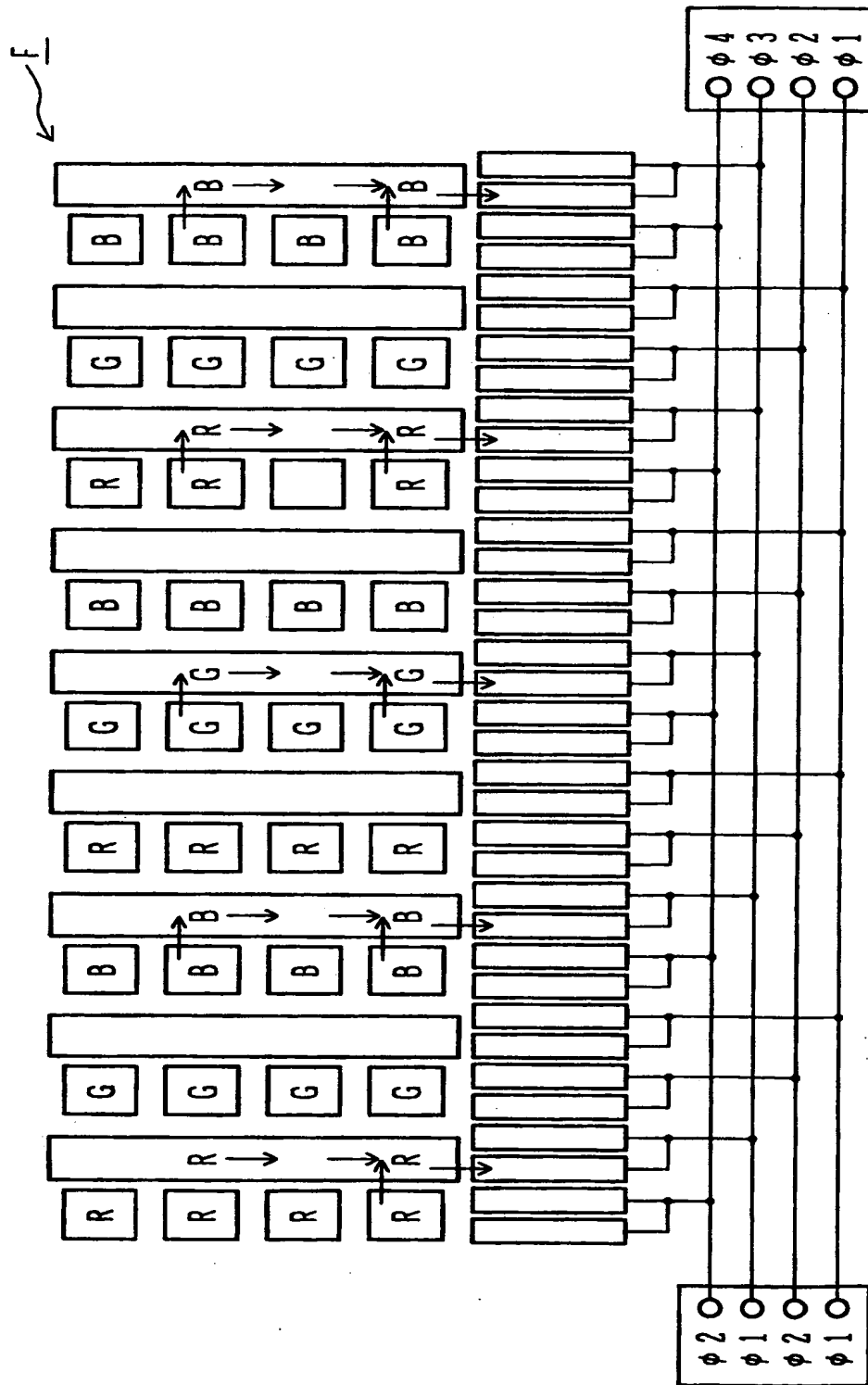
【図 1 1】



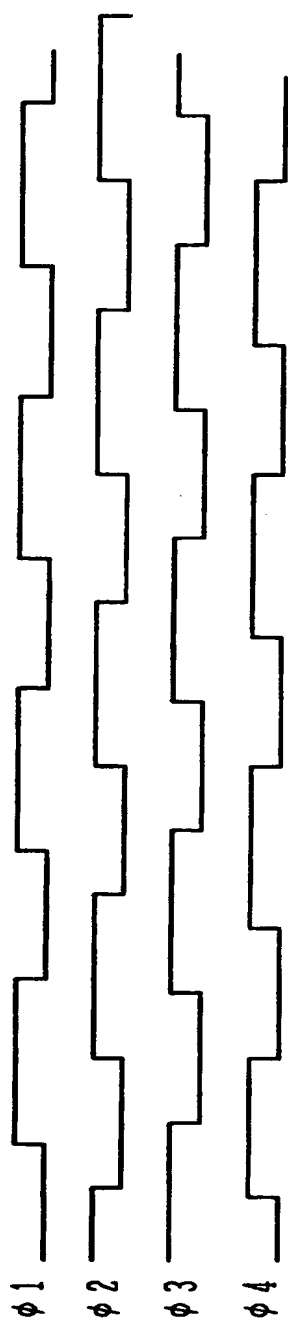
【図 1 2】



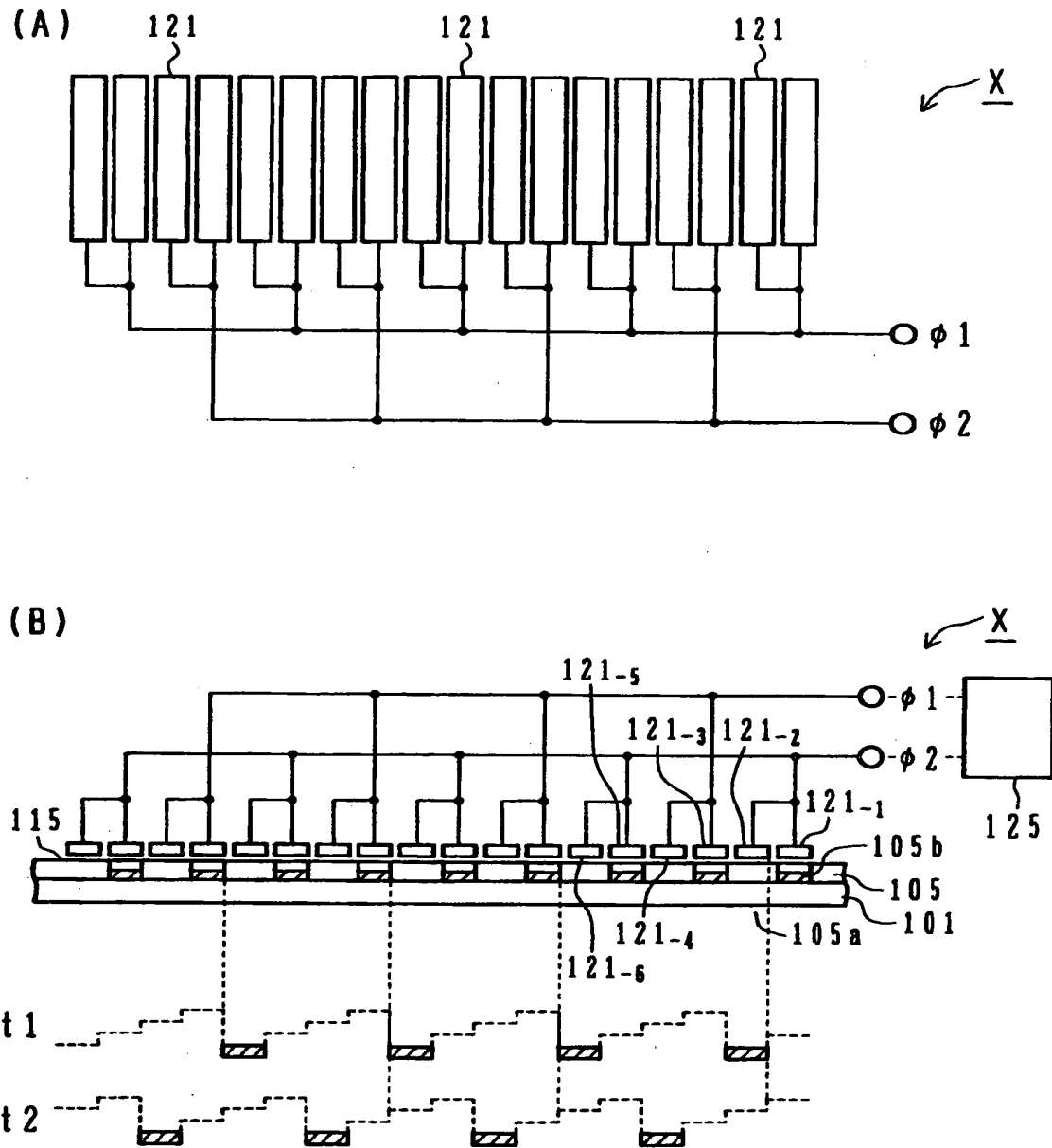
【図 13】



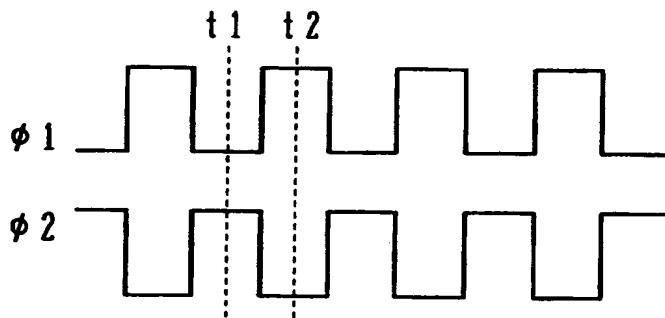
【図 1 4】



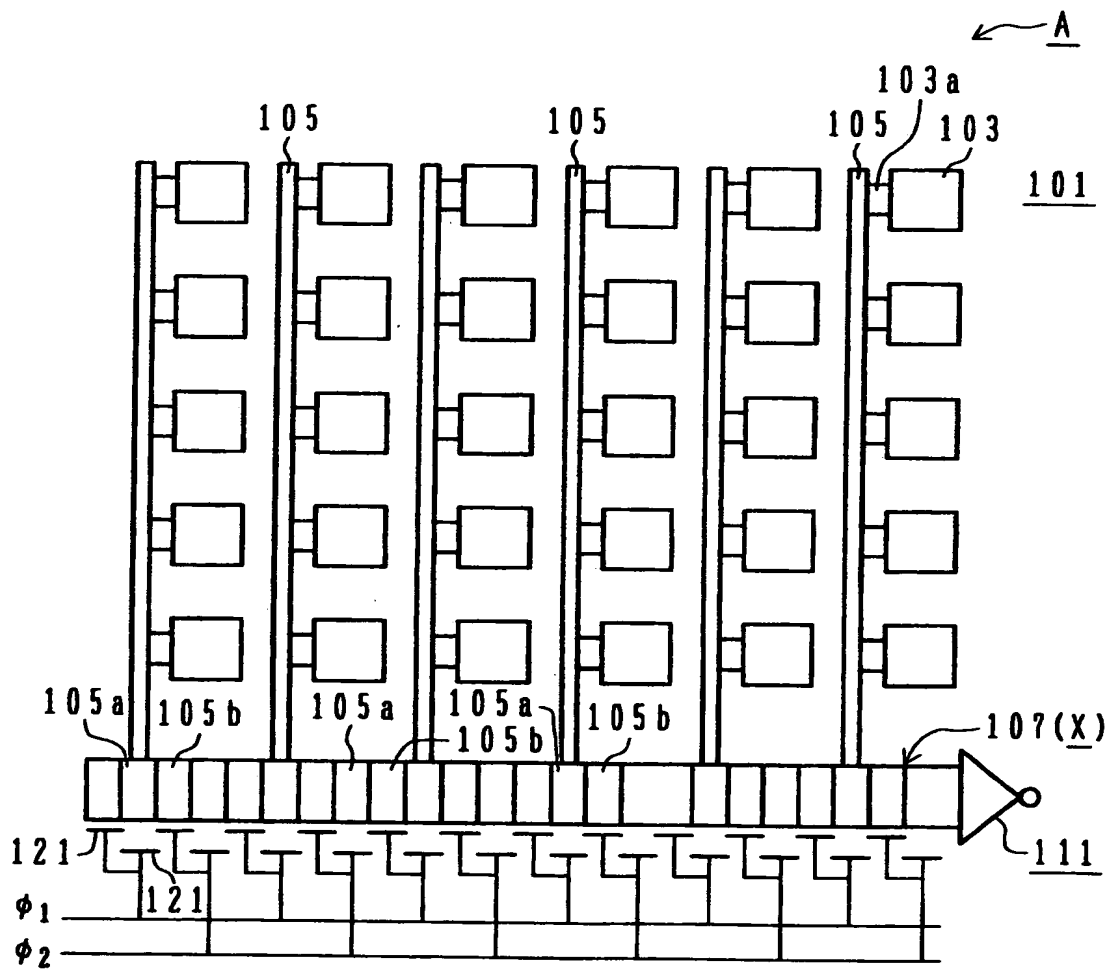
【図 1 5】



【図 16】



【図 17】



【書類名】 要約書

【要約】

【課題】 電荷転送装置のデータレートを高め、低消費電力化を図る。

【解決手段】 半導体基板 1 と、その中に形成された第 1 導電型半導体層からなる電荷転送路 7 と、その上において近接して形成された複数の電荷転送電極 2 1 と、それに対して電荷転送路中の電荷を n (n は 2 以上の整数) 相駆動する第 1 のパルス信号列を印加できるとともに、電荷転送電極 2 1 に対して電荷転送路 7 中の電荷を $n + 1$ 相以上で駆動する第 2 のパルス信号列を印加できるパルス信号発生回路 2 5 とを含む。

【選択図】 図 4

認定・付加情報

特許出願の番号	特願2000-287486
受付番号	50001219327
書類名	特許願
担当官	小菅 博 2143
作成日	平成12年10月 2日

<認定情報・付加情報>

【特許出願人】

【識別番号】	391051588
【住所又は居所】	宮城県黒川郡大和町松坂平1丁目6番地
【氏名又は名称】	富士フイルムマイクロデバイス株式会社

【特許出願人】

【識別番号】	000005201
【住所又は居所】	神奈川県南足柄市中沼210番地
【氏名又は名称】	富士写真フイルム株式会社

【代理人】

申請人

【識別番号】	100091340
【住所又は居所】	東京都台東区台東3丁目12番地1号 御徒町東 誠ビル4階
【氏名又は名称】	高橋 敬四郎

【選任した代理人】

【識別番号】	100105887
【住所又は居所】	東京都台東区台東3丁目12番地1号 御徒町東 誠ビル4階
【氏名又は名称】	来山 幹雄

出 願 人 履 歴 情 報

識別番号 [391051588]

1. 変更年月日 1991年 7月31日

[変更理由] 新規登録

住 所 宮城県黒川郡大和町松坂平1丁目6番地

氏 名 富士フイルムマイクロデバイス株式会社

出 願 人 履 歴 情 報

識別番号 [000005201]

1. 変更年月日 1990年 8月14日

[変更理由] 新規登録

住 所 神奈川県南足柄市中沼210番地

氏 名 富士写真フイルム株式会社